

Software Unit Testing Report

김의섭

Content

- Introduction
- Test plan
- Test result

Introduction

- Objective
 - 본 문서는 소프트웨어 공학 개론 A반 T5 팀이 개발한 Digital watch system을 위한 문서이다.

- Reference
 - SRS Ver. DS-2012.DWS.SRS-2.1 (2012-08-17)
 - A. T5 SRA
 - A. T5 SDS Ver. 2

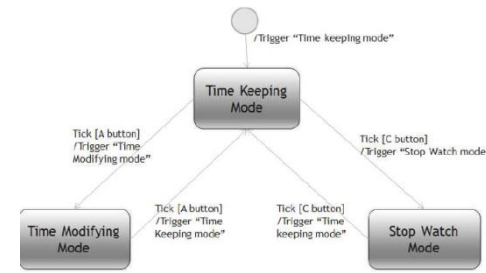
- Testing Version 2.0
 - 수업 진행 후 comment 를 받고, Testing 의 관점을 수정해서 다시 진행

Test plan

Identifier	Feature	State	Input	Expected Output
UT.000.000	1.1 A Button Sensor Interface	None	A Button Interface	A button pressed
UT.000.001	1.2 B Button Sensor Interface	None	B Button Interface	A button pressed
UT.000.002	1.3 C Button Sensor Interface	None	C Button Interface	A button pressed
UT.000.003	1.4 D Button Sensor Interface	None	D Button Interface	A button pressed
UT.000.004	2.1 time calculator	None	tick	Calculated time

- Interface 는 test 에서 제외
- 2.1 time calculator – 역시 test 제외

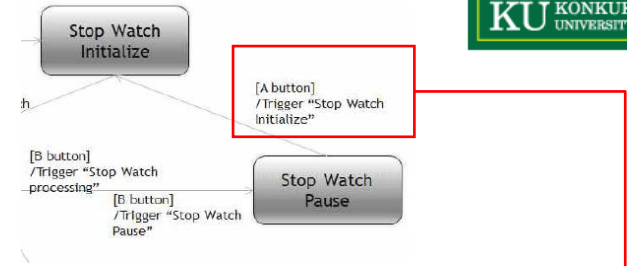
Test plan



Identifier	Feature	State	Input	Expected Output
	3.1.1 Input Gate Controller	Structured chart 에는 표현되어 있지 않네요. 1번째 State diagram 이라고 생각해도 될까요?	Display State, Clock Modify State, Stop Watch State	Controller call
UT.001.000		state = DISPLAY_TK_MODE	A	state == DISPLAY_TK_MOD_MODE
UT.001.001		state = DISPLAY_TK_MOD_MODE	A	state == DISPLAY_TK_MODE
UT.001.002		state = DISPLAY_TK_MODE	C	state == DISPLAY_ST_MODE
UT.001.003		state = DISPLAY_ST_MODE	C	state == DISPLAY_TK_MODE
UT.001.004		None	D	State diagram에 표현되어있지 않습니다

- Back light 에 관해서는 나와 있지 않습니다.
- Back light 도 controller 를 통해 작동을 하는 것처럼 DFD 에는 표현되어있는데 문서에 이와 관련된 내용은 없습니다.

Test plan



Identifier	Feature	State	Input	Expected Output
	3.2.1 Stopwatch State Controller	2번째 state diagram이라고 생각해도 될까요?	Controller call, Lap Time, Stop Watch Time, Stop Watch State	Lap Time, Stop Watch Time, Stop Watch State
UT_002_000		state = SW_MODE_INIT	B	state = SW_MODE_PROC
UT_002_001		state = SW_MODE_PROC	B	state = SW_MODE_PAUSE
UT_002_002		state = SW_MODE_PROC	A	state == SW_MODE_LAP swtrigger == REFRESH
UT_002_003		state = SW_MODE_PAUSE	B	state == SW_MODE_PROC
UT_002_004		state = SW_MODE_LAP	B	state = SW_MODE_PROC
UT_002_005		state = SW_MODE_PAUSE	A	state == SW_MODE_INIT

- 문서만 보서는 위와 같은 관계를 알 수 없습니다.
 - Test case 를 작성을 못하고 코드를 보고 유추 했습니다.
 - 그렇다면 사실 이 상태는 test 불가 입니다.
 - 조금 더 디테일 하게 작성을 해야 할 것 같습니다.

Test plan

Identifier	Feature	State	Input	Expected Output
	3.2.2 laptime Modifier	Data Process	Trigger	Time Keeping mode Time
UT.003.000		Trigger = REFRESH		Laptime.ms == swtime.ms Laptime.second == swtime.second Laptime.min == swtime.min Laptime.hour == swtime.hour
UT.003.001		trigger = CLEAR		Laptime.ms == 0 Laptime.second == 0 Laptime.min == 0
	3.2.3 Stopwatch time Modifier		Time difference, Trigger	Run Time
UT.004.000		state = SW_MODE_PROC		Swtime.ms == Swtime.ms + difference
UT.004.001		state = SW_MODE_LAP		Swtime.ms == Swtime.ms + difference
UT.004.002		state = SW_MODE_INIT		Swtime.ms == 0 Swtime.second == 0 Swtime.min == 0 Swtime.hour == 0

Test plan

Identifier	Feature	State	Input	Expected Output
	3.3.1 TK mode Modify Controller	3번째 diagram이라고 생각해도 될까요? 하지만 input은 Input Gate Controller 에서 따로 수행하고 있어서 여기서는 test case 를 만들 수 없습니다. DFD 와 code의 일관성이 필요 할 것 같습니다.	Trigger	Trigger
UT.005.000				
	3.3.2 TK Time Modifier		Time difference	Time Keeping mode Time
UT.006.000		Nowtime.ms = 0 Difference = 1		Nowtime.ms == 1
UT.006.001		Nowtime.ms = 1000 difference = 1 Nowtime.second = 0		Nowtime.ms == 1 Nowtime.second == 1
UT.006.002		Nowtime.second = 60 Nowtime.min = 0		Nowtime.second == 0 Nowtime.min == 1
UT.006.003		Nowtime.min = 60 Nowtime.hour = 0		Nowtime.min == 0 Nowtime.hour == 1
UT.006.004		Nowtime.hour = 24 Nowtime.date = 1		Nowtime.hour == 0 Nowtime.date == 2
UT.006.005		Nowtime.date = 31 Nowtime.month = 1		Nowtime.date == 1 Nowtime.month == 2
UT.006.006		Nowtime.month = 13 Nowtime.year = 2012		Nowtime.month == 1 Nowtime.year == 2013
UT.006.007		Nowtime.year = 2100		Nowtime.year = 2012

Test plan

Identifier	Feature	State	Input	Expected Output
	3.3.3 TK mode Modifier by control		Trigger, Time Keeping mode Time	Time Keeping mode Time
	4.1.1 Display State Controller		Trigger	Trigger
	4.1.2 P Controller		Trigger	Trigger
	4.1.3 Data Parser		Trigger, TK mode Time, Run Time, Lap Time	Display Command
	4.1.4 P Drawer		Trigger	Enable, Disable
	4.2.1 Backlight State Controller		Trigger Time difference	Trigger
	4.3.1 Backlight Power		Trigger	Enable, Disable

- 출력부분도 test 제외 하겠습니다.

Test result

Automated Test Run Results

Running Suite Mode Controller

Running test DWS.UTC_001_000 ...	Passed
Running test DWS.UTC_001_001 ...	Passed
Running test DWS.UTC_001_002 ...	Passed
Running test DWS.UTC_001_003 ...	Passed
Running test DWS.UTC_001_004 ...	Failed

File Name	C:\Users\Sub\W.hudson\W.jobs\W.test.T5\W.workspace\W.src\W.Test1.c	Line Number	84
Condition	0		

Running Suite Back light Mode

Running test DWS.UTC_002_000 ...	Passed
Running test DWS.UTC_002_001 ...	Passed
Running test DWS.UTC_002_002 ...	Passed
Running test DWS.UTC_002_003 ...	Passed
Running test DWS.UTC_002_004 ...	Passed
Running test DWS.UTC_002_005 ...	Passed

Running Suite Showing time Control

Running test DWS.UTC_003_000 ...	Passed
Running test DWS.UTC_003_001 ...	Passed

Running Suite Time Keeping Control

Running test DWS.UTC_004_000 ...	Passed
Running test DWS.UTC_004_001 ...	Passed
Running test DWS.UTC_004_002 ...	Passed

Running Suite Stop watch Control

Running test DWS.UTC_005_000 ...	Failed
----------------------------------	--------

File Name	C:\Users\Sub\W.hudson\W.jobs\W.test.T5\W.workspace\W.src\W.Test1.c	Line Number	190
Condition	0		

Test result

Running test DWS_UTC_006_000 ...	Passed				
Running test DWS_UTC_006_001 ...	Passed				
Running test DWS_UTC_006_002 ...	Passed				
Running test DWS_UTC_006_003 ...	Passed				
Running test DWS_UTC_006_004 ...	Passed				
Running test DWS_UTC_006_005 ...	Passed				
Running test DWS_UTC_006_006 ...	Passed				
Running test DWS_UTC_006_007 ...	Passed				
Cumulative Summary for Run					
Type	Total	Run	Succeeded	Failed	Inactive
Suites	5	5	- NA -	0	0
Test Cases	25	25	23	2	0
Assertions	25	25	23	2	n/a

- UT_001_004 경우는 state diagram에 명시가 되어있지 않습니다.
 - Test case 를 작성할 spec이 없습니다.
- UT_005_000 경우는 code를 보면 어떤 생각으로 만드신 건지는 알겠지만 문서상 spec 을 정확히 이해할 수 없었습니다.
- 나머지는 code를 보고 이해할 수 있는 만큼 case를 구성하여 수행하였고 모두 passed 가 된 것을 확인 하였습니다.

Test result

- Controller 는 6개인데 state diagram은 3개만 구성이 되 있습니다.
- 각각의 state diagram 도 그에 맞는 process 가 어떤 것인지 잘 알 수 없었습니다.
 - 구현코드를 확인해 보니 state diagram은 개념상 작성한 것이고, 구현은 조금 다르게 한 것처럼 보입니다.
 - state diagram과 process spec, code 세가지 사이의 관계가 조금 부족해 보입니다.
 - 일정한 흐름을 가지고 진행을 하셔야 할 것 같습니다.
- 늦어서 죄송합니다
 - ..T^T